

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 02268063 A

(43) Date of publication of application: 01 . 11 . 90

(51) Int. Cl.

H04N 1/028

H04N 5/335

(21) Application number: 01087896

(71) Applicant: CANON INC

(22) Date of filing: 10 . 04 . 89

(72) Inventor: HASHIMOTO SEIJI

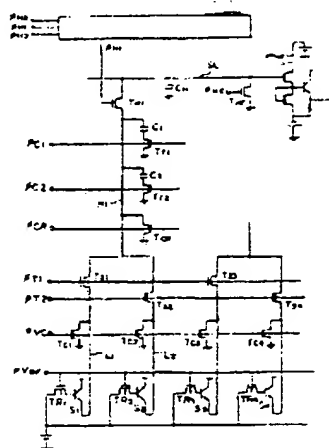
(54) PHOTOELECTRIC CONVERTER

(57) Abstract:

PURPOSE: To prevent the level reduction in a readout signal and to simplify the circuit constitution of the readout system by connecting plural charge storage elements connecting in series with a charge storage means and a switch means to a common signal line.

CONSTITUTION: A charge photoelectric-converted is stored in a base region of photoelectric conversion elements S_1 - S_4 and a base level is set by MOS transistors (TRs) TR_1 - TR_4 controlled by a signal ϕ_{VRF} . The output from the photoelectric conversion elements S_1 , S_2 is sent to a common signal line H_1 via MOSTRs TS_1 - TS_2 controlled by signals ϕ_{T1} , ϕ_{T2} and stored in capacitors C_1 , C_2 . The level of the other terminal of the capacitors C_1 , C_2 is set to GND by the MOSTRs TR_1 - TR_2 controlled by the signals ϕ_{C1} , ϕ_{C2} . The common signal line H_1 connects to the output signal line SL via the MOSTR TH_1 controlled by a shift register.

COPYRIGHT: (C)1990.JPO&Japio



BEST AVAILABLE CO

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平2-268063

⑤ Int. Cl.³

識別記号

庁内整理番号

⑬ 公開 平成2年(1990)11月1日

H 04 N 1/028
5/335Z 7334-5C
E 8838-5C

審査請求 未請求 請求項の数 1 (全8頁)

⑭ 発明の名称 光電変換装置

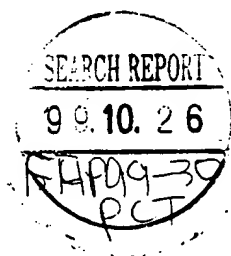
⑮ 特 願 平1-87896

⑯ 出 願 平1(1989)4月10日

⑰ 発 明 者 橋 本 誠 二 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

⑱ 出 願 人 キヤノン株式会社 東京都大田区下丸子3丁目30番2号

⑲ 代 理 人 弁理士 山下 稔平



明 細 書

1. 発明の名称

光電変換装置

2. 特許請求の範囲

(1) 光電変換部からの複数の出力信号を一時蓄積し、蓄積された複数の出力信号を所望のタイミングで順次読み出す光電変換装置において、

前記複数の出力信号が順次出力される共通信号線と、それぞれ電荷蓄積手段とスイッチ手段とが直列に接続されてなる複数の電荷蓄積要素とを有し、前記複数の電荷蓄積要素が前記共通信号線に接続されていることを特徴とする光電変換装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は光電変換装置に係り、特に光電変換部からの複数の出力信号を一時蓄積し、蓄積された複数の出力信号を所望のタイミングで順次読み出す光電変換装置に関する。

〔従来の技術及び発明が解決しようとする課題〕

従来、ラインセンサ、エリアセンサ等の光電変換装置において、複数の光電変換セルが配列された光電変換素子の n ケの水平画素からの画素信号は n ケのスイッチ用MOSトランジスタを通して出力信号として転送されていた。この場合、出力信号線の寄生容量はほぼ一つのスイッチ用MOSトランジスタのドレイン容量の n 倍となる。

従って画素数が増すと、読み出しにおける信号成分の容量分割により、信号レベルの低下をきたしていた。

また、画素数の増加により、画素ピッチが狭くなり、その画素ピッチに複数のスイッチ用MOSトランジスタと出力信号蓄積用の一時蓄積容量を設けることが困難になってきた。

〔課題を解決するための手段〕

本発明の光電変換装置は、光電変換部からの複数の出力信号を一時蓄積し、蓄積された複数の出力信号を所望のタイミングで順次読み出す光電変換装置において、

前記複数の出力信号が順次出力される共通信号

線と、それぞれ電荷蓄積手段とスイッチ手段とが直列に接続されてなる複数の電荷蓄積要素とを有し、前記複数の電荷蓄積要素が前記共通信号線に接続されていることを特徴とする。

〔作用〕

本発明は、出力信号の蓄積保存を行う場合は、所定のスイッチ手段を切り換えて、このスイッチ手段と接続される電荷蓄積手段の一方を浮遊状態から所定の電位に設定し、

所定の出力信号を共通信号線に出力して、前記電荷蓄積手段に出力信号の蓄積を行い、その後前記スイッチ手段を切り換えて、電荷蓄積手段の一方を浮遊状態として電荷を保存するものである。

この時、一方が所定の電位に設定された電荷蓄積手段のみに電荷が蓄積され、一方が浮遊状態とされた電荷蓄積手段には電荷が蓄積されないために、共通信号線に複数の電荷蓄積手段が接続されていても、所定の電荷蓄積手段に選択的に電荷を蓄積保存することができる。

出力信号の転送を行う場合は、所定の電荷蓄積

を1/2にするものである。従って、出力信号線の寄生容量は約1/2となり、出力信号レベルは約2倍になる。

以下、回路構成について説明する。

同図において、光電変換素子S1～S4（説明の簡易化のために素子数は四つのみ示す）はバイポーラトランジスタ構成になっており、ベース領域に光電変換された電荷が蓄積される。ベースには信号φVRFによって制御されるMOSトランジスタTR1～TR4が接続され、MOSトランジスタTR1～TR4のON・OFF制御によってベース電位を設定可能となっている。

なお、上述したように本実施例では光電変換素子二素子に一つの共通信号線を設けて信号転送を行っており、光電変換素子S1、S2と光電変換素子S3、S4との転送動作は同じであるので、光電変換素子S1、S2の転送動作のみ説明するものとし、光電変換素子S3、S4の転送動作の説明及び配線部の図示については省略するものとする。

手段の一方を所定の電位に設定し、蓄積された出力信号を共通信号線に読み出すことで転送される。

この時、一方が所定の電位に設定された電荷蓄積手段のみから信号が転送され、一方が浮遊状態とされた電荷蓄積手段からは出力信号が転送されないために、共通信号線に複数の電荷蓄積手段が接続されていても、所定の電荷蓄積手段から選択的に電荷を転送することができる。

このように、本発明においては、複数の出力信号の電荷の蓄積・保存・転送を共通信号線を用いて行うことが可能となる。

〔実施例〕

以下、本発明の実施例を図面を用いて詳細に説明する。

第1図は本発明の光電変換装置の第一実施例を示す回路構成図である。

本実施例は、同図に示すようにラインセンサに本発明を適用したものであり、二素子に一つの共通信号線を設けて、転送用MOSトランジスタの数

光電変換素子S1、S2のエミッタは信号線L1、L2に接続され、この信号線L1、L2は信号φT1、φT2によって制御されるMOSトランジスタTS1、TS2を介して共通信号線H1に共通接続され、共通信号線H1には蓄積手段たる複数のコンデンサC1、C2が接続される。光電変換素子S1、S2からのそれぞれの出力はコンデンサC1、C2にそれぞれ蓄積される。

このコンデンサC1、C2の他方の端子にはそれぞれ信号φC1、φC2によって制御されるMOSトランジスタTr1、Tr2が接続され、電位をGNDに設定可能となっている。共通信号線H1はシフトレジスタによって制御されるMOSトランジスタTH1を介して出力信号線SLに接続される。出力信号線SLに出力された信号は、増幅されて出力信号φoとして出力される。出力信号線SLは信号φHCによって制御されるMOSトランジスタTHCによってクリアされ、信号線L1、L2は信号φVCによって制御されるMOSトランジスタTC1、TC2によってリフレッシュされ、共通信号線H1

は信号φCRによって制御されるMOS トランジスタTCRによってリフレッシュされる。

第2図は、上記光電変換装置の動作を説明するためのタイミングチャートである。

同図において、期間T1はコンデンサC1の電荷除去期間であり、信号φCR および信号φC1がハイ・レベルとなると、MOS トランジスタTCR、T1は導通状態となって、共通信号線H1及びコンデンサC1に蓄積されている電荷は除去され、コンデンサC1の両側の電位は共にGNDになる。

次の期間T1aは、コンデンサC1への信号電荷転送期間であり、信号φC1はハイレベルを継続している。信号φT1がハイ・レベルになると、MOS トランジスタTS1が導通状態となり、光電変換素子S1の出力信号が信号線L1及び共通信号線H1を通してコンデンサC1に蓄積される。

その後、信号φC1および信号φT1がロウ・レベルになると、MOS トランジスタTr1及びMOS トランジスタTs1が遮断状態となって、コンデンサ

っているので、コンデンサC1に蓄積されている信号電荷は保持されたままである。

その後、信号φC2および信号φT2がロウ・レベルになると、MOS トランジスタTr2及びMOS トランジスタTS2が遮断状態となりコンデンサC2のMOS トランジスタTr2接続側がフローティング状態となり、また共通信号線H1と光電変換素子S2のエミッタとが遮断される。

次の期間T3は、光電変換素子S1、S2に残留した電荷をリフレッシュするための期間であり、信号φVCをハイ・レベルとして、MOS トランジスタTC1、TC2を導通状態とし、光電変換素子S1、S2のエミッタをGNDとする。その後、信号φVRFをロウレベルとすると、MOS トランジスタTR1、TR2は導通状態となって、ベースは所定の電位に設定される(完全リフレッシュ)。

次に、信号φVCをハイレベルとしてMOS トランジスタTC1、TC2を導通状態とし、光電変換素子S1、S2のエミッタをGNDとする(過渡リフレッシュ)。

C1のMOS トランジスタTr1接続側がフローティング状態となり、また共通信号線H1と光電変換素子S1のエミッタとが遮断される。

次の期間T2は、コンデンサC2の電荷除去期間であり、信号φCR および信号φC2がハイ・レベルとなると、MOS トランジスタTCR、Tr2は導通状態となって、共通信号線H1及びコンデンサC2に蓄積されている電荷は除去され、コンデンサC2の両側の電位は共にGNDになる。なお、この場合コンデンサC1の一方がフローティング状態となっているので、コンデンサC1に蓄積されている光電変換素子S1の信号電荷は保持される。

次の期間T2aは、コンデンサC2への信号電荷転送期間であり、信号φC2はハイレベルを継続している。信号φT2がハイ・レベルになると、MOS トランジスタTS1が導通状態となり光電変換素子S2の出力信号が信号線L2及び共通信号線H1を通してコンデンサC2に蓄積される。この時もコンデンサC1の一方がフローティング状態とな

次の期間T4は、コンデンサC1およびC2に蓄積された信号電荷を読み出すとともに、光電変換素子S1、S2に信号電荷を蓄積するための期間であり、

期間TS1において、信号φC1及び信号φH1をハイ・レベルとすると、MOS トランジスタTr1及びMOS トランジスタTH1はハイレベルになる。その結果、コンデンサC1のMOS トランジスタ接続側はGNDに接続され、コンデンサC1に蓄積された信号電荷は出力信号線SLに読み出され、出力 v_{s11} として出力される。

期間TS1aにおいて、信号φCR及び信号φHCをハイ・レベルとすると、MOS トランジスタTCR及びMOS トランジスタTHCが導通状態となり、共通信号線H1及び出力信号線SLがクリアされる。

同様にして期間TS2、期間TS2aにおいて、コンデンサC2に蓄積された信号電荷は出力信号線SLに読み出され、出力 v_{s12} として読み出され、その後、共通信号線H1及び出力信号線SLがクリアされる。

第3図は、本発明の光電変換装置の第二実施例を示す回路構成図である。

本実施例は、エリアセンサに本発明を適用したものであり、一本の共通信号線に三つのコンデンサを接続して、転送用MOSトランジスタの数を1/3にし、出力信号線の寄生容量を約1/3とするものである。三つのコンデンサの機能については、既に特願昭63-234944号において開示されており、センサノイズの補正とセンサ信号の一定期間遅延とを目的とするものである。

以下、回路構成について説明する。

本実施例のエリアセンサにおいて、エリアセンサを構成する光電変換素子は行列($n \times m$)状に配列されている。なお、以下に第3図を用いて本実施例のエリアセンサの構成について説明を行うが簡易化のため、光電変換素子は第1列の光電変換素子S11~S_{n1}の中のS11、S12に係る構成及び動作についてのみ行なう。

第3図に示すように、第1列の光電変換素子S11、S21は共通に信号線L1に接続され、信号

C13bの他方の端子にはそれぞれ信号φC1、信号φC2、信号φC3によって制御されるMOSトランジスタT11b、T12b、T13bが接続され、GNDに接続可能となっている。

共通信号線H11はシフトレジスタによってMOSトランジスタTHaを介して出力信号線SL1に接続され、また共通信号線H12はシフトレジスタによって制御されるMOSトランジスタTHbを介して出力信号線SL2に接続される。

出力信号線SL1、SL2に出力された信号は、増幅されて出力out1または出力out2から出力される。出力信号線SL1及び出力信号線SL2は信号φHCによって制御されるMOSトランジスタTHC1、THC2によってクリアする。

第4図は、上記光電変換装置の動作を説明するため説明図であり、第5図は上記光電変換装置のタイミングチャートである。

本実施例は、三つのコンデンサのうち、二つのコンデンサはセンサ信号の蓄積と一定期間遅延させるためにするために用い、一つのコンデンサは

線L1は信号φT1、φT2によって制御されるMOSトランジスタT11、T12を介して共通信号線H11、H12に接続される。共通信号線H11、H12は信号φVCによって制御されるMOSトランジスタTC1によってクリアされる。光電変換素子S11、S12のベースは信号φVR1によって制御されるMOSトランジスタTS11、TS12によって所定の電位に設定可能となっており、また、光電変換素子S21、S22のベースは信号φVR2によって制御されるMOSトランジスタTS21、TS22によって所定の電位に設定可能となっている。

共通信号線H11には、蓄積手段たる三つのコンデンサC11a、C12a、C13aが接続される。

共通信号線H12には、蓄積手段たる三つのコンデンサC11b、C12b、C13bが接続される。

コンデンサC11a、C12a、C13aの他方の端子にはそれぞれ信号φC1、信号φC2、信号φC3によって制御されるMOSトランジスタT11a、T12a、T13aが接続され、GNDに接続可能となっており、又コンデンサC11b、C12b、

ノイズ信号を蓄積するために用いるものである。

第4図に示すように、まず、水平走査期間fH1の期間TtでコンデンサC11a及びC11bに光電変換素子S11及びS21から信号電荷を転送し、蓄積させる。蓄積された信号電荷(図中S11、S21)は期間T_hの期間(一周期fH)一時蓄積される。

次に、水平走査期間fH2の期間TtでコンデンサC13a及びC13bに光電変換素子S11及びS21からノイズ信号(図中N11、N21)を転送する。期間T_hで、このノイズ信号と期間TtでコンデンサC11a及びC11bに蓄積された信号電荷とを出力信号線に読み出す。読み出された両信号を差分処理することで、ノイズ成分を含まない信号を得ることができる。

また、期間TtではコンデンサC12a及びC12bに光電変換素子S31及びS41から信号電荷を送り、蓄積させる。蓄積された信号電荷(図中S31、S41)は期間T_hの期間(一周期fH)一時蓄積される。

次に、水平走査期間 $fH3$ の期間 $T1$ でコンデンサ $C13a$ 及び $C13b$ に光電変換素子 $S31$ 及び $S41$ からノイズ信号 (図中 $N31$, $N41$) を転送する。期間 $T1$ で、このノイズ信号と期間 $T1$ でコンデンサ $C12a$ 及び $C12b$ に蓄積された信号電荷とを出力信号線に読み出す。読み出された両信号を差分処理することで、ノイズ成分を含まない信号を得ることができる。

また、期間 $T1$ ではコンデンサ $C11a$ 及び $C11b$ に光電変換素子 $S51$ 及び $S61$ から信号電荷を送り、蓄積させる。蓄積された信号電荷 (図中 $S51$, $S61$) は期間 $T2$ の期間 (一周期 fH) 一時蓄積される。

以後、同様な動作が繰り返されてノイズ成分を含まない信号が読み出される。

以下、第5図のタイミングチャートを用いてさらに詳しく説明する。

第5図において、期間 $T01$ では信号 ϕVVC , $\phi T1$, $\phi T2$, ϕCR , $\phi C1$ をハイレベルとして、MOS トランジスタ $T01$, $T11$, $T12$, $T0Ra$,

いては、上記期間 $T01$ 以前にコンデンサ $C12a$, $C12b$ に蓄積保存された信号電荷と、コンデンサ $C13a$, $C13b$ に蓄積保存されたノイズ電荷とを読み出す。すなわち、まず信号 ϕCR をハイレベルとして共通信号線 $H11$, $H12$ をクリアし、その後信号 $\phi C3$, $\phi H1$ をハイレベルとして、MOS トランジスタ $T13a$, $T13b$, $T1Ha$, $T1Hb$ を導通状態として、出力信号線 $SL1$, $SL2$ へコンデンサ $C13a$, $C13b$ に保存されたノイズ電荷を読み出す。次に信号 ϕCR をハイレベルとして共通信号線 $H11$, $H12$ をクリアし、その後信号 $\phi C2$, $\phi H1$ をハイレベルとして、MOS トランジスタ $T12a$, $T12b$, $T1Ha$, $T1Hb$ を導通状態として、出力信号線 $SL1$, $SL2$ へコンデンサ $C12a$, $C12b$ に保存された信号電荷を読み出す。以下、同様に不図示のその他のコンデンサからも、ノイズ電荷と信号電荷を読み出す。

なお、マトリクスを構成する水平走査線に接続されるセンサは前述した完全リフレッシュを行なう。

$T0Rb$, $T11a$, $T11b$ を導通状態として、信号線 $L1$, 共通信号線 $H11$, $H12$, コンデンサ $C11a$, $C11b$ をクリアする。

次に期間 $T11$ では信号 $\phi VR1$, $\phi T1$, $\phi C1$ をハイレベルとして、MOS トランジスタ $T011$, $T11$, $T11a$ を導通状態として、コンデンサ $C11a$ に光電変換素子 $S11$ からの信号を転送し蓄積させる。

次に期間 $T01a$ では信号 ϕVVC , $\phi T2$ をハイレベルとして、MOS トランジスタ $T01$, $T12$ を導通状態として、信号線 $L1$, 共通信号線 $H12$ をクリアする。

次に期間 $T11a$ では信号 $\phi VR2$, $\phi T2$, $\phi C1$ をハイレベルとして、MOS トランジスタ $T021$, $T12$, $T11b$ を導通状態として、コンデンサ $C11b$ に光電変換素子 $S21$ からの信号を転送し蓄積させる。

次に期間 $T21$ においては、上記期間 $T01$ ~ 期間 $T11a$ においてコンデンサ $C11a$, $C11b$ に蓄積された信号電荷は保存状態を保つ。期間 $T21$ にお

次に期間 $T02$ では信号 $\phi VR1$, ϕVVC , $\phi T1$, $\phi T2$, ϕCR , $\phi C3$ をハイレベルとして、MOS トランジスタ $T011$, $T01$, $T11$, $T12$, $T0Ra$, $T0Rb$, $T13a$, $T13b$ を導通状態として、信号線 $L1$, 共通信号線 $H11$, $H12$, コンデンサ $C13a$, $C13b$ をクリアするとともに、光電変換素子 $S11$ の前述した過渡リフレッシュを行なう。

次に期間 $T12$ では信号 $\phi VR1$, $\phi T1$, $\phi C3$ をハイレベルとして、MOS トランジスタ $T011$, $T11$, $T13a$ を導通状態として、コンデンサ $C13a$ に光電変換素子 $S11$ からのノイズ信号を転送し蓄積させる。

次に期間 $T02a$ では信号 $\phi VR2$, ϕVVC , $\phi T2$ をハイレベルとして、MOS トランジスタ $T021$, $T01$, $T12$ を導通状態として、信号線 $L1$, 共通信号線 $H12$ をクリアするとともに、光電変換素子 $S12$ の前述した過渡リフレッシュを行なう。

次に期間 $T12a$ では信号 $\phi VR2$, $\phi T2$, $\phi C3$ をハイレベルとして、MOS トランジスタ $T021$, $T12$, $T13b$ を導通状態として、コンデンサ

C13b に光電変換素子 S21からのノイズ信号を転送し蓄積させる。

次に期間 T_{C1} ~ 期間 T_{t1a} では上記期間 T_{C1} ~ 期間 T_{t1a} と同様な動作で、コンデンサ C_{12a} 、 C_{12b} に不図示の光電変換素子からの信号を伝送蓄積する。次の期間 T_{t1} においては、この蓄積された信号電荷は保存状態となる。

期間 T_r では、前述した上記期間 T_{C1} ~ 期間 T_{t1a} で蓄積され、保存されていた信号電荷と、前述した上記期間 T_{C2} ~ 期間 T_{t2a} で蓄積されたノイズ電荷との読み出しを行う。この動作は前述した上記期間 T_r での動作と同じである。

〔発明の効果〕

以上詳細に説明したように、本発明の光電変換装置によれば、前記複数の出力信号が順次出力される共通信号線と、それぞれ電荷蓄積手段とスイッチ手段とが直列に接続されてなる複数の電荷蓄積要素とを設け、前記複数の電荷蓄積要素を前記共通信号線に接続とすることにより、

出力信号線の寄生容量を小さくすることができ

TC2, TCR, TC1, TS11, TS12, TS21, TS22, T11a, T12a, T13a, T11b, T12b, T13b, THa, THb: MOS トランジスタ、H11, H12, H1: 共通信号線、C1, C2, C11a, C12a, C13a, C11b, C12b, C13b: コンデンサ、SL, SL1, SL2: 出力信号線、vs: 出力信号、L1: 信号線。

代理人 弁理士 山下 稔 平

るので、大きな出力信号を得ることが可能となる。また読み出し系の回路構成を簡略化することができる。

4. 図面の簡単な説明

第1図は本発明の光電変換装置の第一実施例を示す回路構成図である。

第2図は、上記光電変換装置の動作を説明するためのタイミングチャートである。

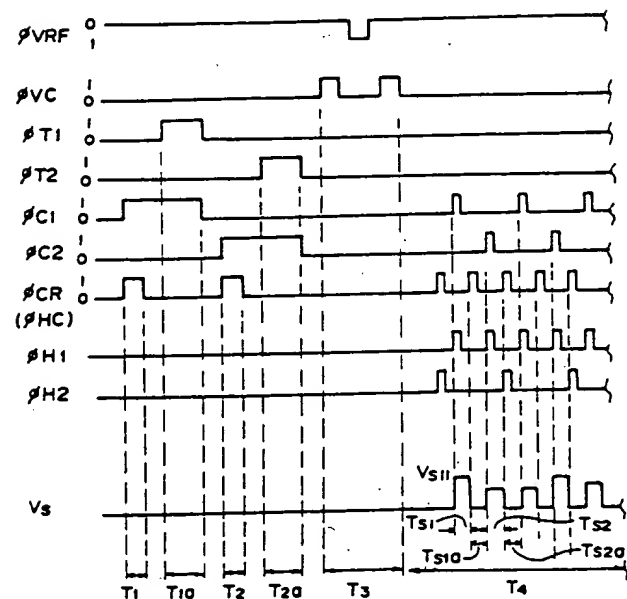
第3図は、本発明の光電変換装置の第二実施例を示す回路構成図である。

第4図は、上記光電変換装置の動作を説明するため説明図である。

第5図は上記光電変換装置のミングチャートである。

S1, S2, S11~S21: 光电变换素子。
L1, L2: 信号线, $\phi T1, \phi T2, \phi C1, \phi C2,$
 $\phi C3, \phi HC, \phi VC, \phi CR, \phi VVC, \phi VR1,$
 $\phi VR2$: 信号, $T11, T12, TS1, TS2, Tr1,$
 $Tr2, TH1, THC, THC1, THC2, TC1,$

第 2 図



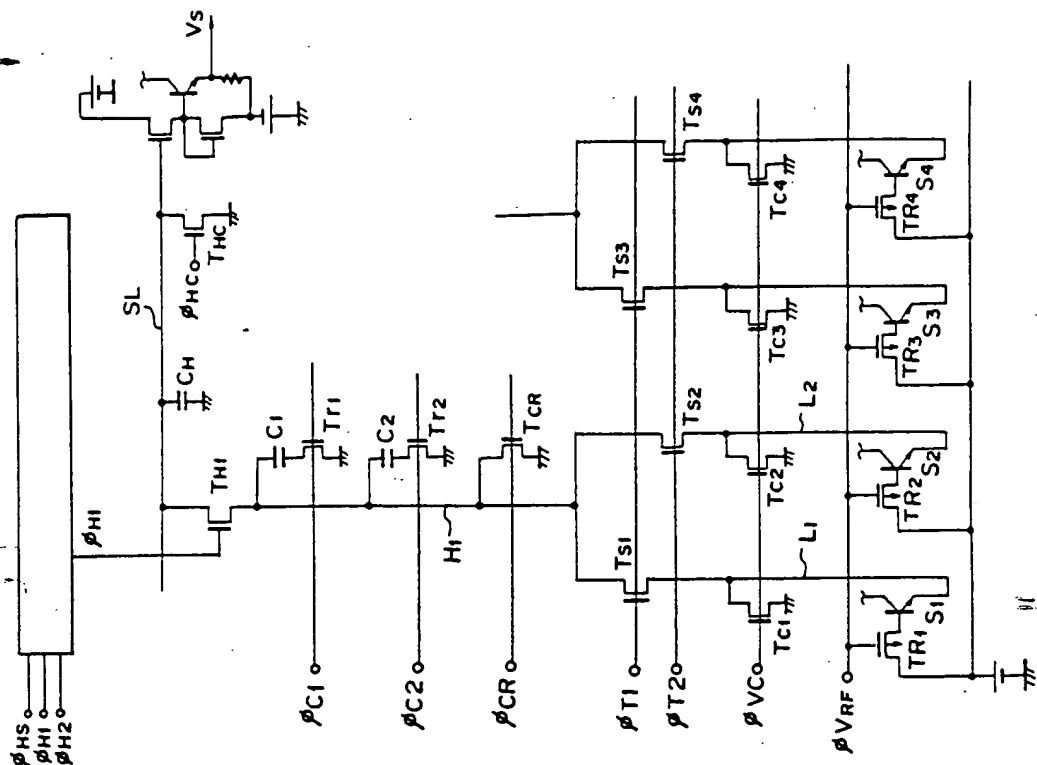
T₁ (T₂): C₁ (C₂) 残留電荷の除去期間

T1a (T2a): C1 (C2) への信号電荷の転送期間

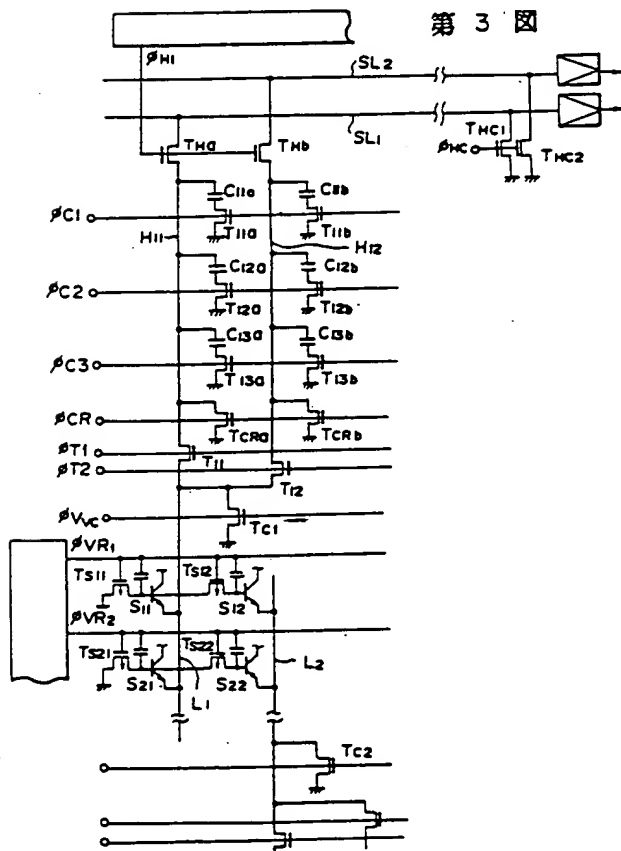
T3: 完全リフレッシュ期間と過疲リフレッシュ期間

T4: 信号電荷の読出し及び蓄積期間

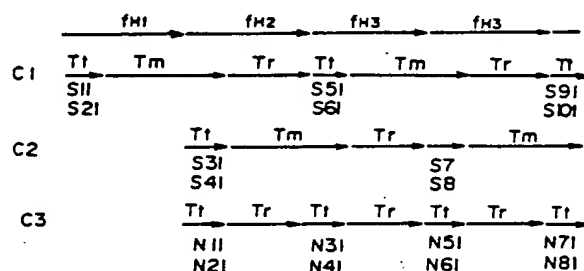
第 1 図



第 3 図



第 4 図



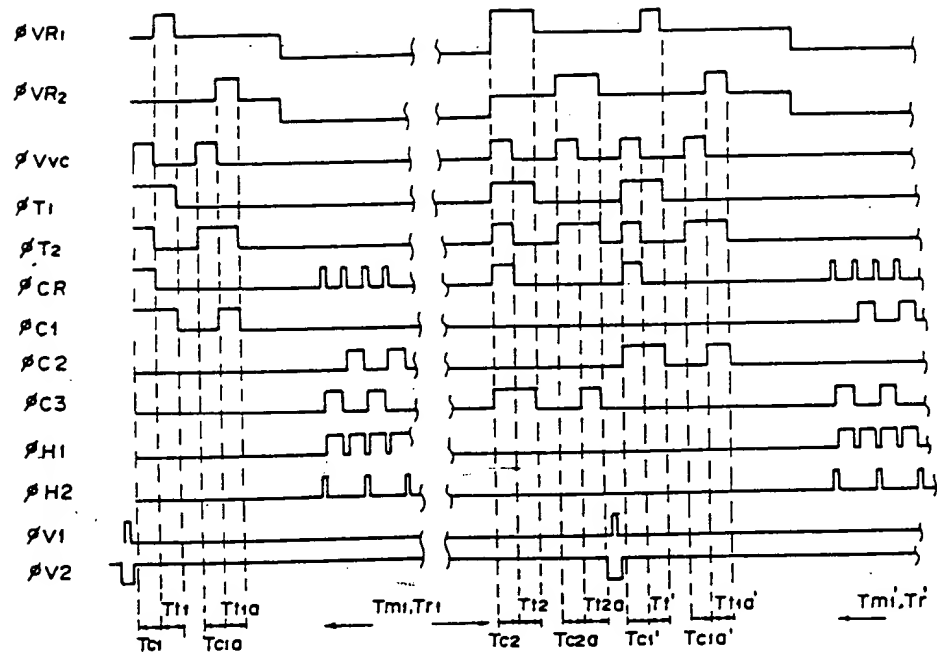
T1: センサーから信号電荷及びノイズ電荷を
各一時蓄積容量 (C1, C2, C3) への
転送期間

Tm: 信号電荷を 1 周期 (fH) 一時蓄積
する期間

Tr: 一時蓄積容量の信号電荷及び
ノイズ電荷を出力信号線に読出し
期間

fH: 一水平走査期間

第 5 図



This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**